

PCF8574

用于 I²C 总线的 8 位 I/O 扩展器

1 基本性能

- I²C 控制的 I/O 并口扩展器
- 电源电压：1.4V ~ 5.5V
- 工作温度：-40°C ~ +85°C
- 待机功耗：<1uA
- 可直接驱动 LED
- 开漏输出的中断引脚

2 应用场景

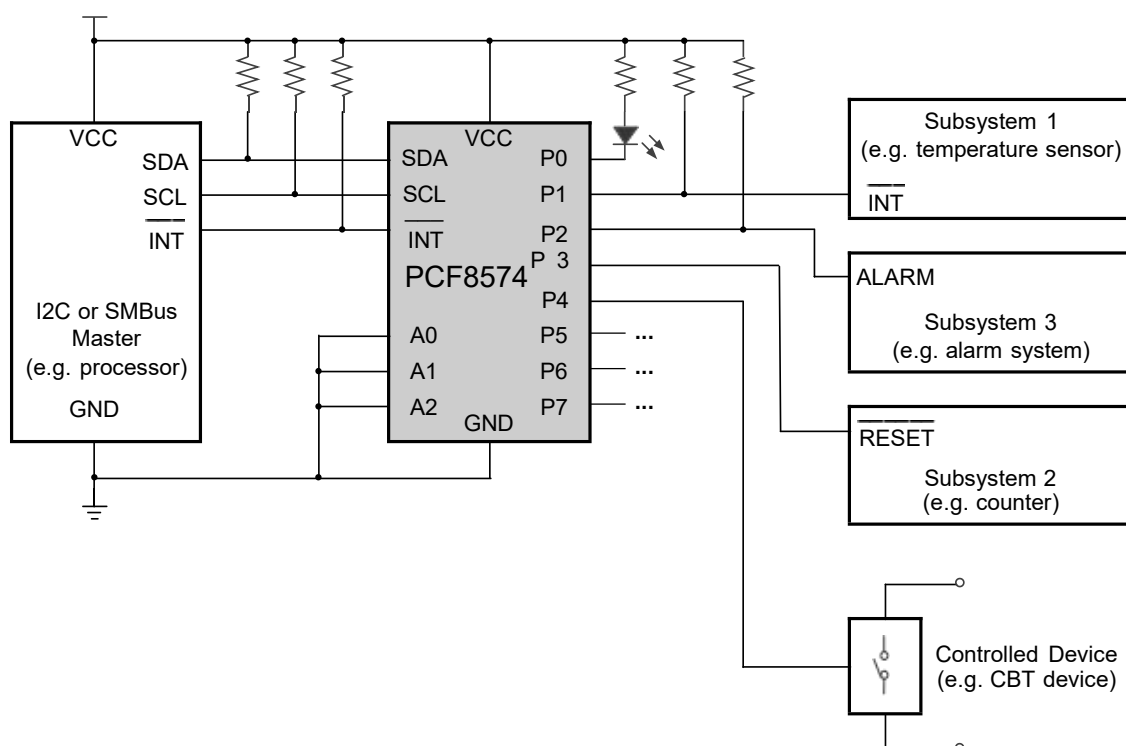
- 通信机柜
- 服务器
- 工业自动化
- 处理器 GPIO 数量有限的产品

3 芯片概述

PCF8574 主要用于扩展通用输入输出端口（GPIO）。端口数据通过标准两线 I²C 协议传输。

PCF8574 具有 8 位准双向 GPIO 端口（P0~P7），均可直接驱动 LED。准双向 GPIO 端口无需任何方向控制信号，可同时用作输入和输出端口。

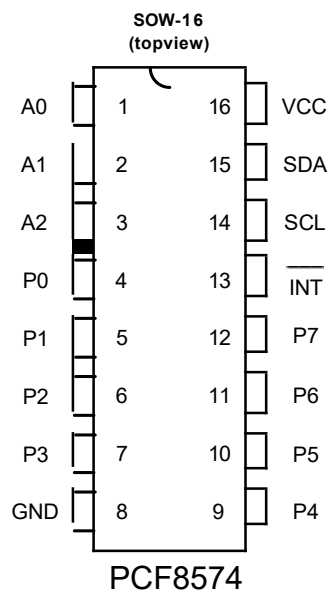
上电后，所有的 GPIO 端口均为高电平。



目录

1 基本性能.....	1	6 详细说明.....	6
2 应用场景.....	1	6.1 准双向端口.....	6
3 芯片概述.....	1	6.2 串行接口.....	6
4 引脚配置和功能.....	3	6.3 中断信号.....	8
5 技术指标.....	4	7 具体应用.....	9
5.1 极限工作指标.....	4	8 封装信息.....	10
5.2 静电保护.....	4		
5.3 建议使用范围.....	4		
5.4 电学特性.....	5		
5.5 开关时序.....	5		

4 引脚配置和功能



引脚功能

NAME	PIN			DESCRIPTION
		SOW-16		
A[0:2]		1, 2, 3		地址选择引脚。可选择连接至VCC或GND引脚。
GND		8		地引脚。
INT		13		中断引脚。开漏输出，需要上拉电阻。
N.C.	-	-		无连接。
P[0:7]		4, 5, 6, 7 9, 10, 11, 12		准双向GPIO端口。
SCL		14		串行时钟引脚。开漏输出，需要上拉电阻。
SDA		15		串行数据引脚。开漏输出，需要上拉电阻。
VCC		16		电源电压引脚。推荐增加10uF的退耦电容。

5 技术指标

5.1 极限工作指标

	MIN	MAX	UNIT
电源电压 V+		6	V
引脚电压	-0.5	6	V
工作范围	-55	150	°C
结温		150	°C
存放温度	-60	150	°C

除非另有说明，上述表格中均指在大气温度范围内的指标。超出上述表格所给范围可能会导致芯片永久损坏。

5.2 静电保护

		Value	UNIT
静电放电电压V _{ESD}	Human Body Mode (HBM), per ANSI/ESDA/JEDEC JS-001	±5000	V
	Machine Mode (MM), per JEDEC-STD Classification	300	V

5.3 建议使用范围

	MIN	TYP	MAX	UNIT
电源电压 V+	1.4	3.3	5.5	V
工作温度范围 T _A	- 40		85	°C

除非另有说明，上述表格中均指在大气温度范围内的指标。

5.4 电学特性

若非特殊说明，以下数据均为芯片在工作温度范围内的特性。（典型工作条件为+25°C和 3.3V）

参数	符号	测试条件	VCC	MIN	TYP	MAX	UNIT
I ² C 通信频率	f _{scl}	-	2.5~5.5		0.4	1	MHz
I ² C 通信频率（高速模式）	f _{scl,hs}	-	2.5~5.5			2.4	MHz
上电复位电压	V _{POR}	-	5		1	1.2	V
GPIO 拉电流	I _{OH}	GPIO引脚接地	2.5~5.5	30	50	300	uA
GPIO 拉电流（强驱状态）	I _{OHT}	GPIO引脚接地，ACK时钟高电平期间	2.5		1		mA
GPIO 灌电流	I _{OL}	GPIO引脚接1V	5	10	25		mA
SDA 灌电流	I _{OL,SDA}	SDA引脚接0.4V	2.5~5.5	3			mA
INT 灌电流	I _{OL,INT}	INT引脚接0.4V	2.5~5.5	3			mA
电源电流（工作状态）	I _{work}	I ² C通信频率 100kHz	5		40	100	uA
电源电流（待机状态）	I _{idle}	I ² C不通信	5		1	10	uA

5.5 开关时序

若非特殊说明，以下数据均为芯片在工作温度范围内，GPIO 端口负载电容<100pF 的特性。（典型工作条件为+25°C和 3.3V）

参数	符号	FROM	TO	MIN	TYP	MAX	UNIT
输出数据有效时间	t _{pv}	SCL	GPIO			4	us
输入数据建立时间	t _{su}	GPIO	SCL		0		us
输入数据保持时间	t _h	GPIO	SCL		4		us
中断有效时间	t _{iv}	GPIO	INT			4	us
中断复位延时	t _{ir}	SCL	INT			4	us

6 详细说明

6.1 准双向端口

准双向通用输入输出端口（GPIO）的电路结构如图 1 所示：

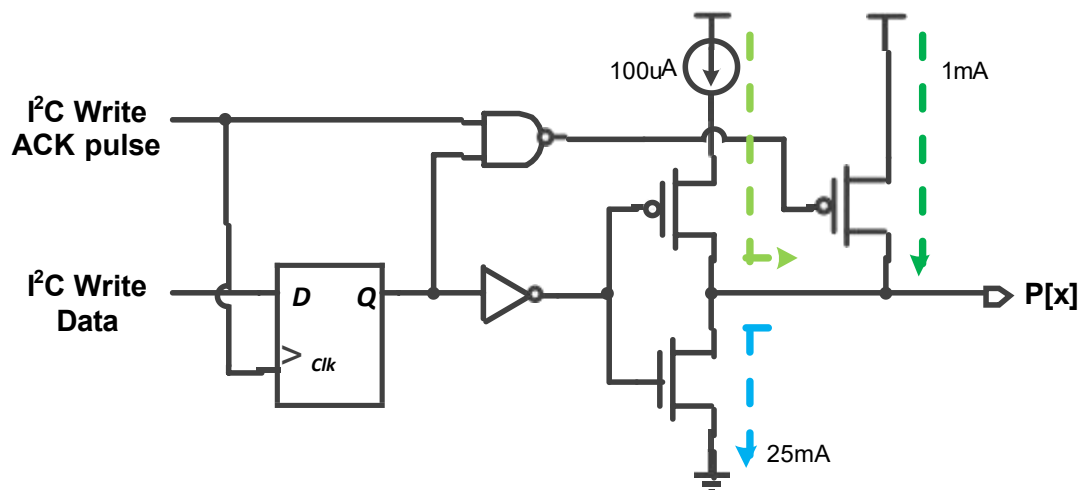


图 1 准双向 GPIO 口的电路结构

准双向端口由弱拉电流通路（100uA）和强灌电流通路（25mA）组成。该简单结构可同时用作输入和输出端口，而无需任何方向控制信号。为了在驱动重负载时提供快速的上升边沿，PCF8574增加了额外的辅助强拉电流通路（1mA）。当端口写为高时，PCF8574将在 ACK 的 SCL 上升沿开启辅助通路，并在 ACK 的 SCL 下降沿关闭辅助通路。

注意：准双向端口在用作输入端口时，必须先将该端口写为高。

6.2 串行接口

6.2.1 总线概述

I²C 总线是一种两线半双工的多从机通信系统，由串行数据线（SDA）和串行时钟线（SCL）组成。SDA 和 SCL 必须配置成开漏输出。**注意：**I²C 读写均从数据最高位开始。每传输一位数据，SCL 将对应生成一个时钟脉冲。为了确保通信数据的完整性，I²C 总线约定：SCL 为高时，SDA 必须稳定；SCL 为低时，SDA 才允许变化。如果在 SCL 为高时 SDA 出现上升沿或下降沿，这两种特殊情况将定义为 I²C 通信的启动条件和停止条件。启动条件、停止条件和 SCL 时钟脉冲只能由主机产生。总线上的每个从机都必须拥有唯一的地址，并被主机寻址。

PCF8574 的 I²C 接口数据帧定义如下表 1 所示：

表 1 I²C 接口数据帧定义

	7 (MSB)	6	5	4	3	2	1	0 (LSB)
I2C slave address	0	1	0	0	A2	A1	A0	R/W
I/O data bus	P7	P6	P5	P4	P3	P2	P1	P0

6.2.2 读写操作

GPIO 输出可以通过向 PCF8574 写数据实现。由主机发出 $\overline{R/\overline{W}}$ 位为低的从机地址字节开始，后续的每一个字节均代表即将输出到 GPIO 端口上的数据。以写两个字节为例，详细时序图如图 2 所示。

PCF8574 在每个数据字节 ACK 位的 SCL 上升沿处，将接收到的数据字节刷新到 GPIO 端口上；并在紧随其后的 SCL 下降沿处对 GPIO 端口进行采样，从而确保写数据不会触发中断信号。

注意：图例中蓝色线段代表主机控制 SDA 总线；绿色线段代表从机控制 SDA 总线。

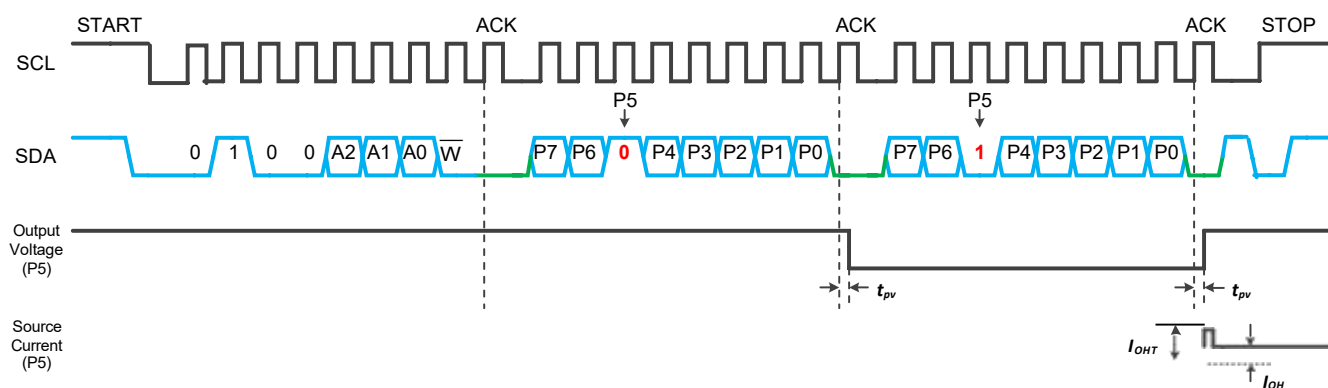


图 2 写数据（输出）时序图

GPIO 输入可以通过从 PCF8574 读数据实现。由主机发出 $\overline{R/\overline{W}}$ 位为高的从机地址字节开始，后续的每一个字节均代表从 GPIO 端口上采样得到的数据。以读两个字节为例，详细时序图如图 3 所示。

PCF8574 在地址字节和每个数据字节 ACK 位的 SCL 上升沿处，对 GPIO 端口进行采样。需要注意的是，当主机发送 NACK 位，PCF8574 是不会对 GPIO 端口进行采样的，因此也不会清除中断信号。

注意：GPIO 端口只有在输出逻辑高时，才能用作输入。

注意：读写数据序列中，PCF8574 对 GPIO 端口的采样时刻不同

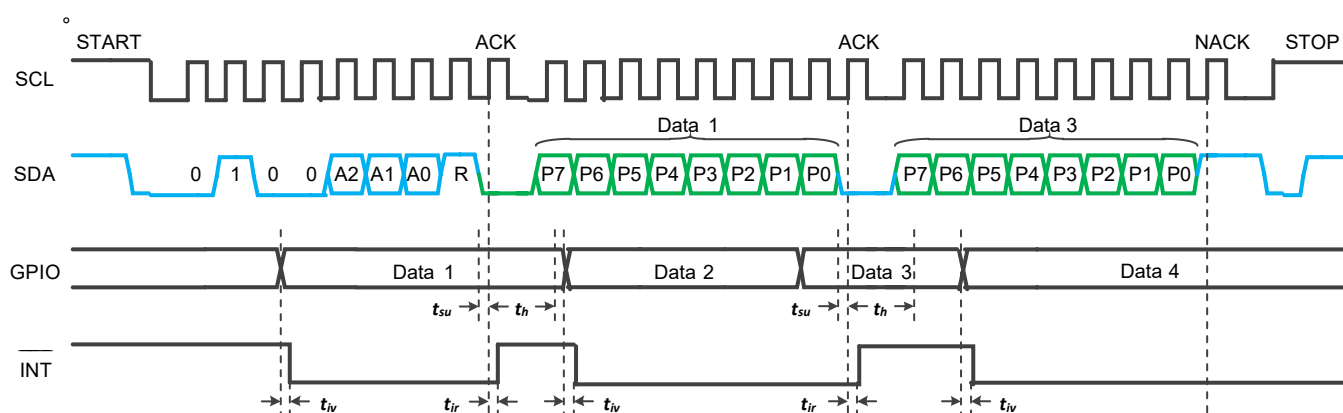


图 3 读数据（输入）时序图

6.2.3 高速模式 (High-Speed Mode)

PCF8574支持两线制总线以高于 400kHz 的频率工作。主机在 START 信号后发出高速模式命令 (0000 1xxxb) , 可将 PCF8574配置为高速模式。PCF8574不应答该字节, 而是将其 SDA 和 SCL 引脚上的输入滤波器和 SDA 引脚上的输出滤波器切换到高速模式工作, 从而允许总线以最高 2.4MHz 的频率传输数据。当发出高速模式命令后, 主机将继续发送两线从机地址, 以启动数据传输。总线将持续以高速模式运行, 直到总线上出现 STOP 信号为止。当接收到STOP 信号后, PCF8574将切换至快速模式状态。

6.3 中断信号

PCF8574提供开漏输出的中断引脚, 可直接与微处理器的中断输入相连。通过发送中断信号, PCF8574可以主动通知微处理器, 远端 GPIO 端口上是否发生了数据改变。

关于中断的置位和清除, 有三个关键点需要注意:

1. 只有外部变化才会导致中断信号置位, 即**写数据是不会产生中断的**;
2. 中断信号不会被锁存, 即如果 GPIO 恢复到上一次采样时刻的状态, 中断信号将立刻随之清除;
3. 在 ACK 位的整个 SCL 时钟期间 (从上升沿开始), 中断处于禁用状态, 即发生在该处的中断置位可能会丢失。

7 具体应用

NOTE

以下内容是PCF8574在实际应用中的注意事项。客户在参照以下内容使用 PCF8574时，应当根据自身的使用需求和应用场景，提前评估采用的相关组件是否符合目标用途，测试并验证所搭建的应用系统功能的正确性，以避免造成损失。

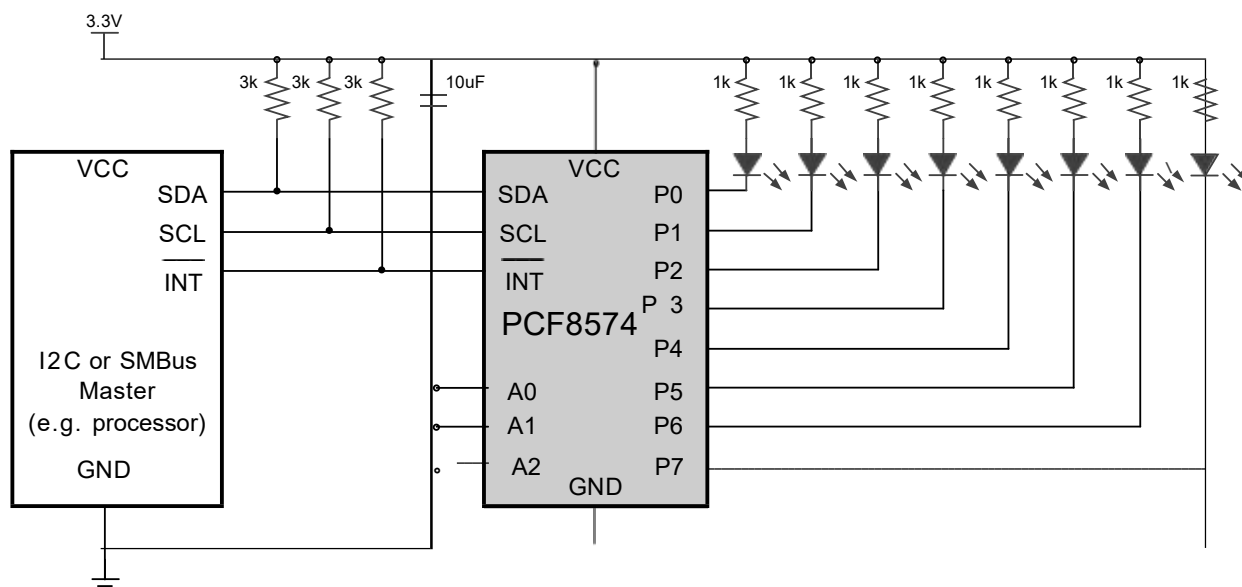


图 4 PCF8574的典型连接方式

PCF8574在 SCL、SDA 和 INT 引脚上均需要上拉电阻，如图4所示。上拉电阻推荐值为 3kΩ，可根据具体应用场景调整上拉电阻的阻值，但须保证任何一个引脚上的电流不得超过 3mA。

PCF8574用于控制 LED 的场景中，LED 通常采取串联限流电阻后直连 VCC 的方式。而这种方式在端口输出高时，可能会由于端口电压低于 VCC（二极管存在开启电压），而导致芯片工作电流增加。为了避免这种情况，尤其是电池供电的应用场景，推荐使用如图 5 所示的两种 LED 连接方式：

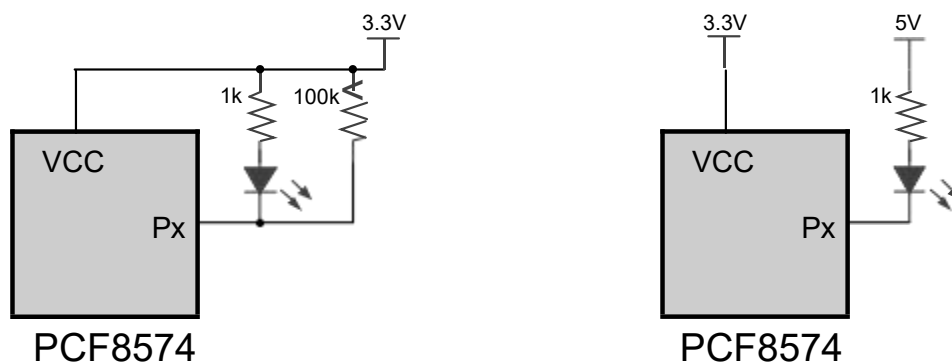
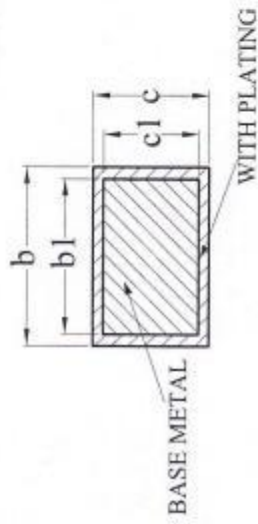
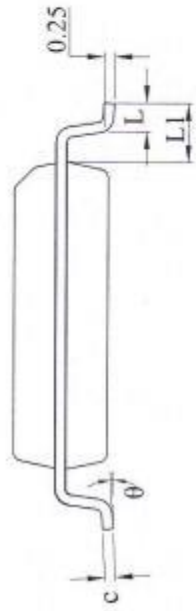
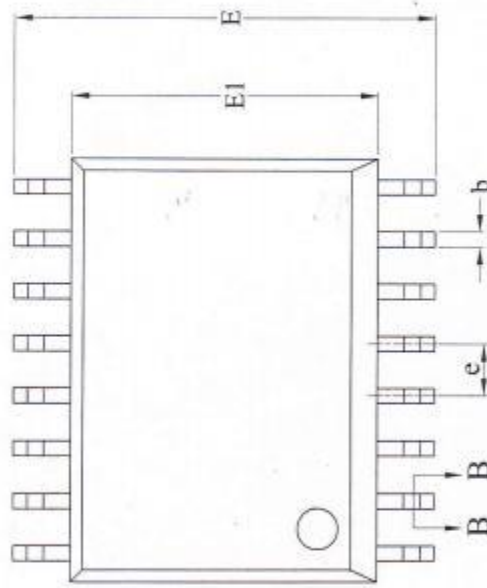
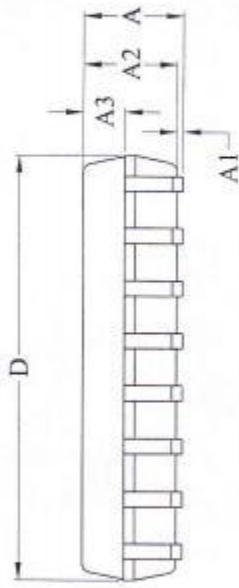


图 5 低功耗的 LED 连接方式

SOW16



SECTION B-B



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	2.65
A1	0.10	—	0.30
A2	2.25	2.30	2.35
A3	0.97	1.02	1.07
b	0.35	—	0.43
b1	0.34	0.37	0.40
c	0.25	—	0.29
c1	0.24	0.25	0.26
D	10.20	10.30	10.40
E	10.10	10.30	10.50
E1	7.40	7.50	7.60
e	1.27BSC		
L	0.55	—	0.85
L1	1.40REF		
θ	0	—	8°